



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt



(10) DE 102 55 846 A1 2004.04.01

(12)

## Offenlegungsschrift

(21) Aktenzeichen: 102 55 846.9

(51) Int Cl.<sup>7</sup>: H01L 21/8242

(22) Anmeldetag: 29.11.2002

(43) Offenlegungstag: 01.04.2004

Mit Einverständnis des Anmelders offengelegte Anmeldung gemäß § 31 Abs. 2 Ziffer 1 PatG

(71) Anmelder:  
Infineon Technologies AG, 81669 München, DE  
  
(74) Vertreter:  
PAe Reinhard, Skuhra, Weise & Partner GbR,  
80801 München

(72) Erfinder:  
Manger, Dirk, 01099 Dresden, DE; Popp, Martin,  
01109 Dresden, DE

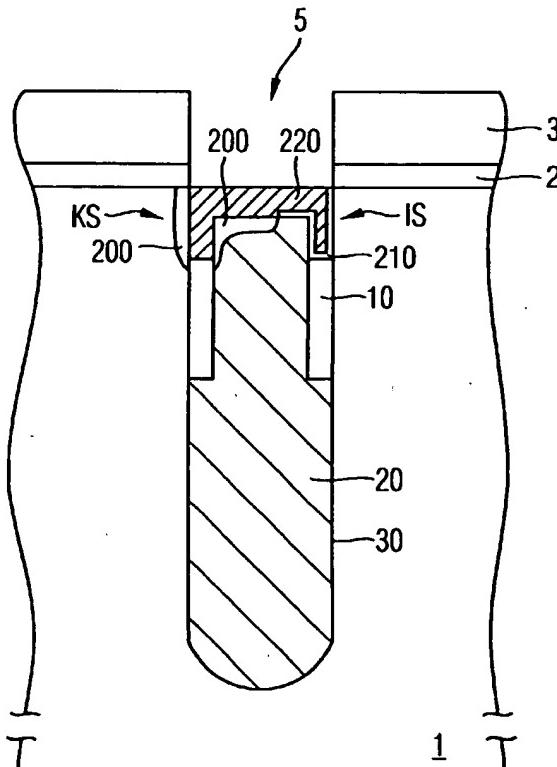
Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Der Inhalt dieser Schrift weicht von den am Anmeldetag eingereichten Unterlagen ab

(54) Bezeichnung: Herstellungsverfahren für einen Grabenkondensator, der über einen vergrabenen Kontakt einseitig mit einem Substrat elektrisch verbunden ist, insbesondere für eine HalbleiterSpeicherzelle

(57) Zusammenfassung: Die vorliegende Erfindung schafft ein Herstellungsverfahren für einen Grabenkondensator in einem Substrat (1), der über einen vergrabenen Kontakt (15a, 15b) einseitig mit dem Substrat (1) elektrisch verbunden ist mit den Schritten: Vorsehen von einem Graben (5) in dem Substrat (1), unter Verwendung einer Hartmaske (2, 3) mit einer entsprechenden Maskenöffnung; Vorsehen von einem Kondensatordielektikum (30) im unteren und mittleren Grabenbereich und einer elektrisch leitenden Füllung (20) im unteren und mittleren Grabenbereich, wobei die Oberseite der elektrisch leitenden Füllung (20) im oberen Grabenbereich gegenüber der Oberseite des Substrats (1) eingesenkt ist; Durchführen einer schrägen Implantation (I1; I3) von Stickstoffionen in den Graben (5), unter Verwendung der Hartmaske (2, 3) zum Verändern der Oxidations-eigenschaften eines Teilbereichs (200; 1000) der Oberseite der leitenden Füllung (20) und eines Teilbereichs (1000) des seitlich freiliegenden Oberflächenbereichs des Substrats (1); Bilden einer Oxydschicht (210; 1010) auf dem nicht-implantierten Teilbereich der Oberseite der leitenden Füllung (20) und auf dem nicht-implantierten Teilbereich des seitlich freiliegenden Oberflächenbereichs des Substrats (1) zum Definieren eines einseitigen Kontaktbereichs (KS) und eines anderseitigen Isolationsbereichs (IS; IS1, IS2) des vergrabenen Kontakts (15a, 15b); und Auffüllen des Grabens (5) mit einer leitenden Füllung (220; 1020) zum Fertigstellen des einseitigen ...



**Beschreibung**

[0001] Die vorliegende Erfindung betrifft ein Herstellungsverfahren für einen Grabenkondensator, der über einen vergrabenen Kontakt einseitig mit einem Substrat elektrisch verbunden ist, insbesondere für eine HalbleiterSpeicherzelle.

[0002] Obwohl prinzipiell auf beliebige integrierte Schaltungen anwendbar, werden die vorliegende Erfindung sowie die ihr zugrundeliegende Problematik in bezug auf integrierte Speicherschaltungen in Silizium-Technologie erläutert.

**Stand der Technik**

[0003] Fig. 1 zeigt eine schematische Schnittdarstellung einer HalbleiterSpeicherzelle mit einem Grabenkondensator und einem damit verbundenen planaren Auswahltransistor.

[0004] In Fig. 1 bezeichnet Bezugssymbol 1 ein Silizium-Halbleitersubstrat. Vorgesehen in dem Halbleitersubstrat 1 sind Grabenkondensatoren GK1, GK2, welche Gräben G1, G2 aufweisen, deren elektrisch leitende Füllungen 20a, 20b erste Kondensatorelektroden bilden. Die leitenden Füllungen 20a, 20b sind im unteren und mittleren Grabenbereich durch ein Dielektrikum 30a, 30b gegenüber dem Halbleitersubstrat 1 isoliert, welches seinerseits die zweiten Kondensatorelektroden bildet (ggfs. in Form einer nicht gezeigten Buried Plate).

[0005] Im mittleren und oberen Bereich der Gräben G1, G2 sind umlaufende Isolationskrägen 10a, 10b vorgesehen, oberhalb derer vergrabene Kontakte 15a, 15b angebracht sind, die mit den leitenden Füllungen 20a, 20b und dem angrenzenden Halbleitersubstrat 1 in elektrischem Kontakt stehen. Die vergrabenen Kontakte 15a, 15b sind nur einseitig an das Halbleitersubstrat 1 angeschlossen (vgl. Fig. 2a, b). Isolationsgebiete 16a, 16b isolieren die andere Substratseite gegenüber den vergrabenen Kontakten 15a, 15b bzw. isolieren die vergrabenen Kontakte 15a, 15b zur Oberseite der Gräben G1, G2 hin.

[0006] Dies ermöglicht eine sehr hohe Packungsdichte der Grabenkondensatoren GK1, GK2 und der dazu gehörigen Auswahltransistoren, welche nunmehr erläutert werden. Dabei wird hauptsächlich Bezug genommen auf den Auswahltransistor, der zum Grabenkondensator GK2 gehört, da von benachbarten Auswahltransistoren lediglich das Drain-Gebiet D1 bzw. das Source-Gebiet S3 eingezeichnet ist. Der zum Grabenkondensator GK2 gehörige Auswahltransistor weist ein Source-Gebiet S2, ein Kanalgebiet K2 und ein Drain-Gebiet D2 auf. Das Source-Gebiet S2 ist über einen Bitleitungskontakt BLK mit einer oberhalb einer Isolationsschicht I angeordneten (nicht gezeigten) Bit-Leitung verbunden. Das Drain-Gebiet D2 ist einseitig an den vergrabenen Kontakt 15b angeschlossen. Oberhalb des Kanalgebiets K2 läuft eine Wortleitung WL2, die einen Gate-Stapel GS2 und einen diesen umgebenden

Gate-Isolator GI2 aufweist. Die Wortleitung WL2 ist für den Auswahltransistor des Grabenkondensators GK2 eine aktive Wortleitung.

[0007] Parallel benachbart zur Wortleitung WL2 verlaufen Wortleitungen WL1 bestehend aus Gate-Stapel GS1 und Gate-Isolator GI1 und Wortleitung WL3 bestehend aus Gate-Stapel GS3 und Gate-Isolator GI3, welche für den Auswahltransistor des Grabenkondensators GK2 passive Wortleitungen sind. Diese Wortleitungen WL1, WL3 dienen zur Ansteuerung von Auswahltransistoren, die in der dritten Dimension gegenüber der gezeigten Schnittdarstellung verschoben sind.

[0008] Ersichtlich aus Fig. 1 ist die Tatsache, dass diese Art des einseitigen Anschlusses des vergrabenen Kontakts eine unmittelbare Nebeneinanderanordnung der Gräben und der benachbarten Source-Gebiete bzw. Drain-Gebiete betreffender Auswahltransistoren ermöglicht. Dadurch kann die Länge einer Speicherzelle lediglich 4 F und die Breite lediglich 2 F betragen, wobei F die minimale technologisch realisierbare Längeneinheit ist (vgl. Fig. 2a, b).

[0009] Fig. 2A zeigt eine Draufsicht auf ein Speicherzellenfeld mit Speicherzellen gemäß Fig. 1 in einer ersten Anordnungsmöglichkeit.

[0010] Bezugssymbol DT in Fig. 2A bezeichnet Gräben, welche zeilenweise mit einem Abstand von 3 F zueinander angeordnet sind und spaltenweise mit einem Abstand von 2 F. Benachbarte Zeilen sind um 2 F gegeneinander verschoben. UC in Fig. 2A bezeichnet die Fläche einer Einheitszelle, welcher  $4 F \times 2 F = 8 F^2$  beträgt. STI bezeichnet Isolationsgräben, welche in Zeilenrichtung in einem Abstand von 1 F zueinander angeordnet sind und benachbarte aktive Gebiete gegeneinander isolieren. Ebenfalls mit einem Abstand von 1 F zueinander verlaufen Bit-Leitungen BL in Zeilenrichtung, wohingegen die Wortleitungen in Spaltenrichtung mit einem Abstand von 1 F zueinander verlaufen. Bei diesem Anordnungsbeispiel haben alle Gräben DT auf der linken Seite einen Kontaktbereich KS des vergrabenen Kontakts zum Substrat und einen Isolationsbereich IS auf der rechten Seite (Gebiete 15a,b bzw. 16a,b in Fig. 1).

[0011] Fig. 2B zeigt eine Draufsicht auf ein Speicherzellenfeld mit Speicherzellen gemäß Fig. 1 in einer zweiten Anordnungsmöglichkeit.

[0012] Bei dieser zweiten Anordnungsmöglichkeit haben die Zeilen von Gräben alternierende Anschlussgebiete bzw. Isolationsgebiete der vergrabenen Kontakte. So sind in der untersten Reihe von Fig. 2B die vergrabenen Kontakte jeweils auf der linken Seite mit einem Kontaktbereich KS1 und auf der rechten Seite mit einem Isolationsbereich IS1 versehen. Hingegen sind in der darüberliegenden Reihe alle Gräben DT auf der linken Seite mit jedem Isolationsbereich IS2 und auf der rechten Seite mit einem Kontaktbereich KS2 versehen. Diese Anordnung ist in Spaltenrichtung alternierend.

### Aufgabenstellung

[0013] Die Aufgabe der vorliegenden Erfindung besteht darin, ein einfaches und sicheres Herstellungsverfahren für einen derartigen einseitig angeschlossenen Grabenkondensator anzugeben.

[0014] Erfindungsgemäß wird diese Aufgabe durch das in Anspruch 1 bzw. 4 angegebene Herstellungsverfahren gelöst.

[0015] Die Vorteile des erfindungsgemäßen Verfahrens liegen insbesondere darin, dass es eine genaue Definition des Anschlussgebietes bzw. des komplementären Isolationsgebietes beim jeweiligen vergrabenen Kontakt des Grabenkondensators ermöglicht. Sowohl eine additive Erstellung des vergrabenen Kontakts (stückweiser Aufbau) als auch eine subtraktive Erstellung (stückweiser Abbau) des vergrabenen Kontakts werden durch das erfindungsgemäße Verfahren ermöglicht.

[0016] In den Unteransprüchen finden sich vorteilhafte Weiterbildungen und Verbesserungen des in Anspruch 1 bzw. 5 angegebenen Herstellungsverfahrens.

[0017] Gemäß einer bevorzugten Weiterbildung wird ein Isolationskragen im mittleren und oberen Grabenbereich vorgesehen.

[0018] Gemäß einer weiteren bevorzugten Weiterbildung wird der Isolationskragen weiter eingesenkt als die leitende Füllung.

[0019] Gemäß einer weiteren bevorzugten Weiterbildung wird der Isolationskragen weniger weit eingesenkt als die leitende Füllung.

[0020] Gemäß einer weiteren bevorzugten Weiterbildung wird der obere Teil der leitenden Füllung durch epitaktisches Abscheiden Rückätzten von Polysilizium hergestellt.

[0021] Gemäß einer weiteren bevorzugten Weiterbildung wird die Oberseite des Grabens mit einem isolierenden Füllmaterial verschlossen.

### Ausführungsbeispiel

[0022] Ausführungsbeispiele der Erfindung sind in den Zeichnungen dargestellt und in der nachfolgenden Beschreibung näher erläutert.

[0023] Es zeigen:

[0024] Fig. 1 eine schematische Schnittdarstellung einer HalbleiterSpeicherzelle mit einem Grabenkondensator und einem damit verbundenen Planaren Auswahltransistor;

[0025] Fig. 2A,B eine jeweilige Draufsicht auf ein Speicherzellenfeld mit Speicherzellen gemäß Fig. 1 in einer ersten und zweiten Anordnungsmöglichkeit;

[0026] Fig. 3A-D schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als erste Ausführungsform der vorliegenden Erfindung;

[0027] Fig. 4A-E schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als zweite Ausführungsform der vor-

liegenden Erfindung; und

[0028] Fig. 5A-D schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als dritte Ausführungsform der vorliegenden Erfindung; und

[0029] Fig. 6A-D schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als vierte Ausführungsform der vorliegenden Erfindung.

[0030] In den Figuren bezeichnen gleiche Bezugszeichen gleiche oder funktionsgleiche Bestandteile.

[0031] Bei den nachstehend beschriebenen Ausführungsformen wird aus Gründen der Übersichtlichkeit auf eine Schilderung der Herstellung der planaren Auswahltransistoren verzichtet und lediglich die Bildung des einseitig angeschlossenen vergrabenen Kontakts des Grabenkondensators ausführlich erörtert. Die Schritte der Herstellung der planaren Auswahltransistoren sind, falls nicht ausdrücklich anders erwähnt, dieselben wie beim Stand der Technik.

[0032] Fig. 3A-D sind schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als erste Ausführungsform der vorliegenden Erfindung.

[0033] In Fig. 3A bezeichnet Bezugszeichen 5 einen Graben, der im Silizium-Halbleitersubstrat 1 vorgesehen ist. Auf der Oberseite OS des Halbleitersubstrats 1 vorgesehen ist eine Hartmaske bestehend aus einer Pad-Oxid-Schicht 2 und einer Pad-Nitrid-Schicht 3. Im unteren und mittleren Bereich des Grabens 5 ist ein Dielektrikum 30 vorgesehen, das eine elektrisch leitende Füllung 20 gegenüber dem umgebenden Halbleitersubstrat 1 isoliert.

[0034] Im oberen und mittleren Bereich des Grabens 5 ist ein umlaufender Isolationskragen 10 vorgesehen, der etwas weiter als die leitende Füllung 20 in den Graben 5 eingesenkt ist, was durch eine entsprechende selektive Ätzung des Isolationskragens 10 realisiert werden kann. Ein beispielhaftes Material für den Isolationskragen 10 ist Siliziumoxid und für die elektrisch leitende Füllung 20 Polysilizium. Doch sind auch selbstverständlich andere Materialkombinationen vorstellbar.

[0035] Zum Erreichen des in Fig. 3B gezeigten Prozesszustandes erfolgt eine schräge Implantation I1 von Stickstoff-Ionen, um die Oxidationseigenschaften eines Bereichs 200 des Halbleitersubstrats 1 und der Oberfläche der leitenden Füllung 20 zu verändern, d.h. zu verringern. Im abgeschatteten Bereich bleiben hingegen die Oxidationseigenschaften unverändert. Die Implantation dient somit zur Festlegung des Kontaktbereiches KS und des komplementären Isolationsbereiches IS für den vergrabenen Kontakt.

[0036] Daraufhin erfolgt, wie in Fig. 3C gezeigt, eine Oxidation zur Bildung einer isolierenden Oxidschicht 210 an der rechten Seite der Struktur, wobei die implantierten Bereiche 200 kaum oder gar nicht oxidiert werden. Eine marginale Oxidation in den implantierten Bereichen kann selbstverständlich durch einen

anschließenden Reinigungsschritt entfernt werden, ohne dass die isolierende Oxidschicht 210 stark abgetragen wird. Mit anderen Worten wird die isolierende Oxidschicht 210 somit lediglich im von der Implantation I1 abgeschatteten Bereich gebildet.

[0037] Mit Bezug auf **Fig. 3D** wird anschließend eine leitende Füllung 220 durch Abscheiden und entsprechendes Rückätzen bis zur Oberseite des Halbleitersubstrates 1 vorgesehen, um die im Anschlussbereich KS einseitig an das Halbleitersubstrat 1 angeschlossene Grabenkondensatorstruktur zu bilden. [0038] Obwohl nicht dargestellt, kann die leitende Füllung 220 auch weiter bis unter die Oberseite des Halbleitersubstrates 1 rückgeätzt werden und mit einem Isolationsdeckel nach oben verschlossen werden.

[0039] **Fig. 4A–E** sind schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als zweite Ausführungsform der vorliegenden Erfindung.

[0040] Der Ausgangszustand gemäß **Fig. 4A** entspricht grundsätzlich dem Ausgangszustand gemäß **Fig. 3A**, wobei zusätzlich eine unter die Oberfläche eingesenkte leitende Füllung 40 aus Epi-Polysilizium und ein Siliziumnitrid-Spacer 3A an der Grabenoberseite und der Maskenöffnung vorgesehen sind. Die leitende Füllung 40 stellt somit einen ringsum angelassenen vergrabenen Kontakt dar, der teilweise zu entfernen ist, um den Isolationsbereich IS zu bilden.

[0041] Anschließend erfolgt mit Bezug auf **Fig. 4B** eine schräge Implantation I2 mit Stickstoff-Ionen, welche einen Teilbereich 900 der Oberseite der leitenden Epi-Füllung 40 hinsichtlich seines Oxidationsverhaltens verändert. Der restliche Oberflächenbereich der Epi-Füllung 40 ist bei der Implantation I2 abgeschattet und behält daher seine Oxidationseigenschaften bei.

[0042] Im darauffolgenden Prozessschritt, welcher in **Fig. 4C** illustriert ist, erfolgt dann eine Oxidation des nichtimplantierten Oberflächenbereichs zur Bildung einer Oxidschicht 910, wohingegen sich im Bereich 900 nahezu kein Oxid bildet. Marginales Oxid auf diesem Bereich 900 kann durch einen Reinigungsschritt entfernt werden, ohne dass die Oxidschicht 910 dabei wesentlich gedünnt wird.

[0043] Anschließend erfolgt mit Bezug auf **Fig. 4D** eine anisotrope Ätzung des Nitrid-Spacers 3a und anschließend der leitenden Epi-Füllung 40 und eines Teils der leitenden Füllung 20 aus Polysilizium unter Verwendung der Oxidschicht 910 als Maske.

[0044] Im darauffolgenden Prozessschritt erfolgt ein Abscheiden einer isolierenden Füllung 920 aus Oxid, welche im Isolationsbereich IS den durch den Rest der Epi-Füllung 40 gebildeten vergrabenen Kontakt zum Halbleitersubstrat 1 isoliert.

[0045] Aus Gründen der Vereinfachung ist ein möglicher abschließender Einsenkenschritt des isolierenden Material 920 bis zur Oberseite des Substrats 1 hier nicht gezeigt.

[0046] **Fig. 5A–D** sind schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als dritte Ausführungsform der vorliegenden Erfindung.

[0047] Mit Bezug auf **Fig. 5A** ist der Ausgangszustand ähnlich wie in **Fig. 3A**, jedoch liegt hier ein in den Graben 5 eingesenker Isolationskragen 10 vor, demgegenüber die leitende Füllung 20 etwas stärker abgesenkt ist.

[0048] Mit Bezug auf **Fig. 5B** erfolgt dann eine schräge Implantation I3 von Stickstoff-Ionen zur Bildung implantierter Bereiche 1000 im Halbleitersubstrat 1 und in einem Teil der Oberfläche der leitenden Füllung 20. Der übrige Teil der Oberfläche der leitenden Füllung 20 bleibt bei der Implantation I3 abgeschattet. Die Stickstoff-Implantation I9 verändert die Oxidationseigenschaften der Bereiche 1000, so dass sich im Prozessschritt, welcher in **Fig. 5C** gezeigt ist, selektiv eine Oxidschicht 1010 in einem Teilbereich der Grabenöffnung ausbilden lässt, der später als Isolationsbereich IS für den vergrabenen Kontakt dient.

[0049] Schließlich findet mit Bezug auf **Fig. 5D** ein Abscheiden und Einsenken einer leitenden Füllung 1020 statt, welche den Anschlussbereich KS vom vergrabenen Kontakt zum Halbleitersubstrat 1 hin bildet.

[0050] Obwohl nicht dargestellt, kann die leitende Füllung 1020 mit einem Isolationsdeckel nach oben verschlossen werden.

[0051] **Fig. 6A–D** sind schematische Darstellungen aufeinanderfolgender Verfahrensstadien eines Herstellungsverfahrens als vierte Ausführungsform der vorliegenden Erfindung.

[0052] Mit Bezug auf **Fig. 6A** ist der Ausgangszustand ähnlich wie in **Fig. 3A**, jedoch liegt hier kein in den Graben 5 eingebrachter Isolationskragen 10 vor, sondern die leitende Füllung 20 ist im oberen Grabenbereich genauso weit eingesenkt wie das Kondensatordielektrum 30, das in der Darstellung von **Fig. 6A–D** deutlicher als bei den vorherigen Ausführungsformen dargestellt ist.

[0053] Mit Bezug auf **Fig. 6B** erfolgt dann eine schräge Implantation I4 von Stickstoff-Ionen zur Bildung implantierter Bereiche 1000 im Halbleitersubstrat 1 und in einem Teil der Oberfläche der leitenden Füllung 20. Der übrige Teil der Oberfläche der leitenden Füllung 20 bleibt bei der Implantation I4 abgeschattet.

[0054] Die Stickstoff-Implantation I4 verändert die Oxidationseigenschaften der Bereiche 1000, so dass sich im Prozessschritt, welcher in **Fig. 6C** gezeigt ist, selektiv eine Oxidschicht 1010 in einem Teilbereich der Grabenöffnung ausbilden lässt, der später als Isolationsbereich IS für den vergrabenen Kontakt dient.

[0055] Schließlich findet mit Bezug auf **Fig. 6D** ein Abscheiden und Einsenken einer leitenden Füllung 1020 statt, welche den Anschlussbereich KS vom vergrabenen Kontakt zum Halbleitersubstrat 1 hin bil-

det.

[0056] Obwohl nicht dargestellt, kann die leitende Füllung 1020 mit einem Isolationsdeckel nach oben verschlossen werden.

[0057] Obwohl die vorliegende Erfindung vorstehend anhand eines bevorzugten Ausführungsbeispiels beschrieben wurde, ist sie darauf nicht beschränkt, sondern auf vielfältige Art und Weise modifizierbar.

[0058] Insbesondere ist die Auswahl der Schichtmaterialien nur beispielhaft und kann in vielerlei Art variiert werden.

[0059] Sämtliche Ausführungsbeispiele lassen sich auf Grabenkondensatoren mit und ohne Isolationskragen anwenden.

#### Bezugszeichenliste

1	Si-Halbleitersubstrat
OS	Oberseite
2, 2a	Padoxid
3, 3a, 3b	Padnitrid
5	Graben
40	leitender Epitaxiebereich
10, 10a, 10b	Isolationskragen
20, 20a, 20b	leitende Füllung (z.B. Polysilizium)
15a, 15b	vergrabener Kontakt
16a, 16b	Isolationsbereich
G1, G2	Graben
GK1, GK2	Grabenkondensator
30, 30a, 30b	Kondensatordielektrikum
S1, S2, S3	Sourcegebiet
D1, D2	Draingegebiet
K2	Kanalgebiet
WL, WL1, WL2, WL3	Wortleitung
GS1, GS2, GS3	Gatestapel
GI1, GI2, GI3	Gateisolator
I	Isolationsschicht
F	minimale Längeneinheit
BLK	Bitleitungskontakt
BL	Bitleitung
DT	Graben
AA	aktives Gebiet
STI	Isolationsgebiet (Shallow Trench Isolation)
UC	Fläche Einheitszelle
KS, KS1, KS2	Kontaktbereich
IS, IS1, IS2	Isolationsbereich
200	N-Implantationsbereich
210	Oxidationsbereich
220	leitende Füllung
I1-I3	Implantation
900, 1000	implantiert Bereich
910, 1010	Oxidschicht
920	Isolationsbereich
1020	leitende Füllung

#### Patentansprüche

1. Herstellungsverfahren für einen Grabenkondensator in einem Substrat (1), der über einen vergrabenen Kontakt (15a, 15b) einseitig mit dem Substrat (1) elektrisch verbundenen ist, insbesondere für eine Halbleiterspeicherzelle mit einem in dem Substrat (1) vorgesehenen und über den vergrabenen Kontakt (15a, 15b) angeschlossenen planaren Auswahltransistor, mit den Schritten:

Vorsehen von einem Graben (5) in dem Substrat (1) unter Verwendung einer Hartmaske (2, 3) mit einer entsprechenden Maskenöffnung;

Vorsehen von einem Kondensatordielektrikum (30) im unteren und mittleren Grabenbereich und einer elektrisch leitenden Füllung (20) im unteren und mittleren Grabenbereich, wobei die Oberseite der elektrisch leitenden Füllung (20) und des Kondensatordielektrikums (30) gegenüber der Oberseite des Substrats (1) eingesenkt sind;

Durchführen einer schrägen Implantation (I1; I3; I4) von Stickstoffionen in den Graben (5) unter Verwendung der Hartmaske (2, 3) zum Verändern der Oxidationseigenschaften eines Teilbereichs (200; 1000) der Oberseite der leitenden Füllung (20) und eines Teilbereichs (1000) des im oberen Grabenbereich seitlich freiliegenden Oberflächenbereichs des Substrats (1);

Bilden einer Oxidschicht (210; 1010) auf dem nichtimplantierten Teilbereich der Oberseite der leitenden Füllung (20) und auf dem nicht-implantierten Teilbereich des seitlich freiliegenden Oberflächenbereichs des Substrats (1) zum Definieren eines einseitigen Kontaktbereichs (KS) und eines anderseitigen Isolationsbereichs (IS; IS1, IS2) des vergrabenen Kontakts (15a, 15b); und

Auffüllen des Grabens (5) mit einer leitenden Füllung (220; 1020) zum Fertigstellen des einseitigen Anschlussbereichs (KS; KS1, KS2).

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass ein Isolationskragen (10; 10a, 10b) im mittleren und oberen Grabenbereich vorgesehen wird.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass der Isolationskragen (10) weiter eingesenkt wird als die leitende Füllung (20).

4. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass der Isolationskragen (10) weniger weit eingesenkt wird als die leitende Füllung (20).

5. Herstellungsverfahren für einen Grabenkondensator in einem Substrat (1), der über einen vergrabenen Kontakt (15a, 15b) einseitig mit dem Substrat (1) elektrisch verbundenen ist, insbesondere für eine Halbleiterspeicherzelle mit einem in dem Substrat (1) vorgesehenen und über den vergrabenen Kontakt (15a, 15b) angeschlossenen planaren Auswahl-

transistor, mit den Schritten:

Vorsehen von einem Graben (5) in dem Substrat (1) unter Verwendung einer Hartmaske (2, 3) mit einer entsprechenden Maskenöffnung;

Vorsehen von einem Kondensatordielektrikum (30) im unteren und mittleren Grabenbereich und einer elektrisch leitenden Füllung (20, 40) im unteren, mittleren und oberen Grabenbereich, wobei die Oberseite der elektrisch leitenden Füllung (40) im oberen Grabenbereich gegenüber der Oberseite des Substrats (1) eingesenkt ist und das Kondensatordielektrikum (30) überdeckt;

Bilden eines Seitenwandspacers (3a) im oberen Grabenbereich und in der Maskenöffnung;

Durchführen einer schrägen Implantation (I2) von Stickstoffionen in den Graben (5) unter Verwendung der Hartmaske (2, 3) zum Verändern der Oxidations-eigenschaften eines Teilbereichs (900) der Oberseite der leitenden Füllung (20, 40);

Bilden einer Oxidschicht (910) auf dem nicht-implantierten Teilbereich der Oberseite der leitenden Füllung (20, 40) zum Definieren eines einseitigen Kontaktbereichs (KS) und eines anderseitigen Isolationsbereichs (IS; IS1, IS2) des vergraben Kontakts (15a, 15b); und

Entfernen des Seitenwandspacers (3a) und eines Teils der leitenden Füllung (40) unter Verwendung der Oxidschicht (910) als Maske; und

Auffüllen des Grabens (5) mit einer isolierenden Füllung (920) zum Fertigstellen des anderseitigen Isolationsbereichs (IS; IS1, IS2).

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, dass ein Isolationskragen (10; 10a, 10b) im mittleren und oberen Grabenbereich vorgesehen wird.

7. Verfahren nach Anspruch 5 oder 6, dadurch gekennzeichnet, dass der obere Teil (40) der leitenden Füllung (20, 40) durch epitaktisches Abscheiden Rückätzten von Polysilizium hergestellt wird.

8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Oberseite des Grabens mit einem isolierenden Füllmaterial verschlossen wird.

Es folgen 20 Blatt Zeichnungen

FIG 1

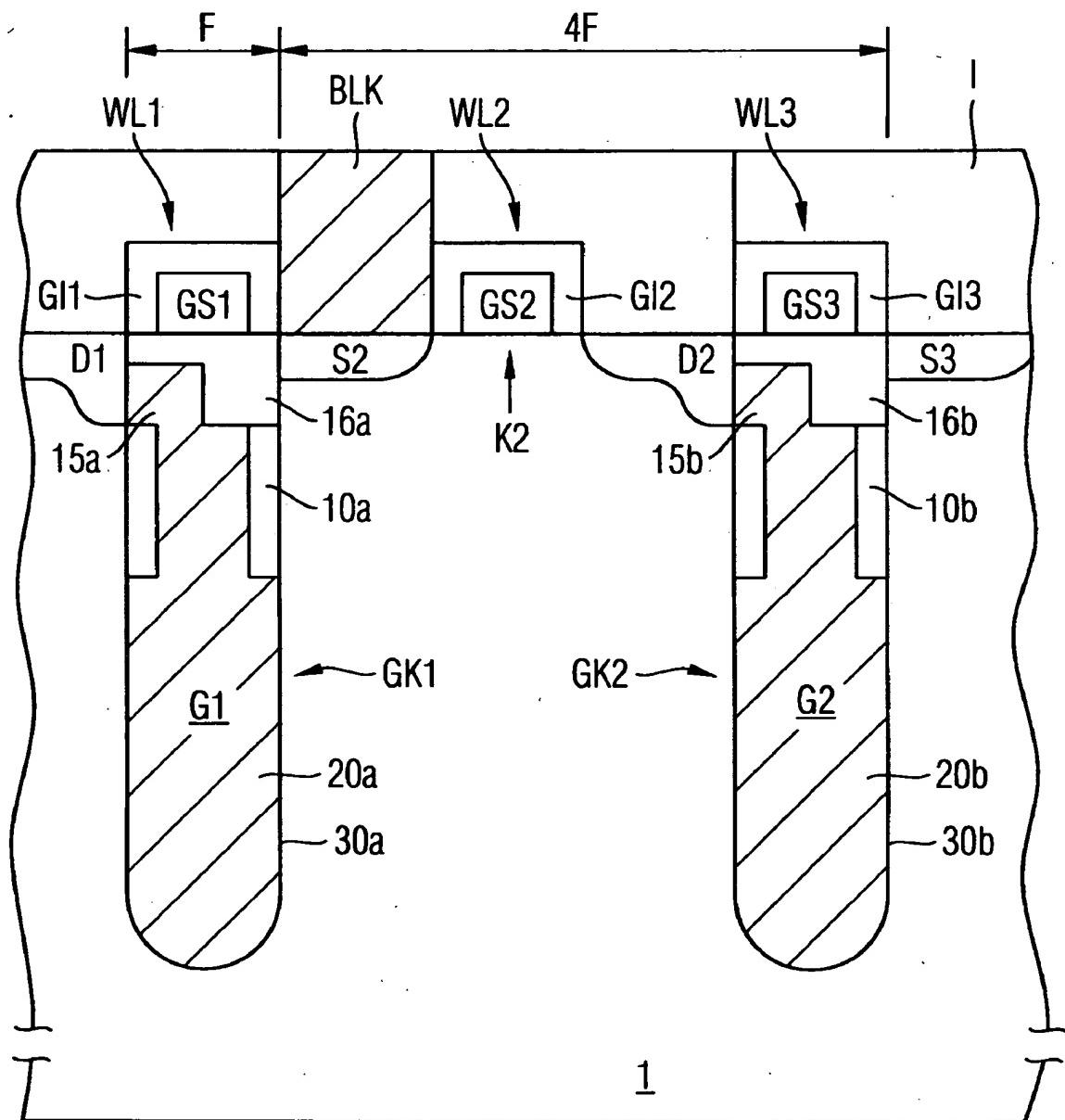


FIG 2A

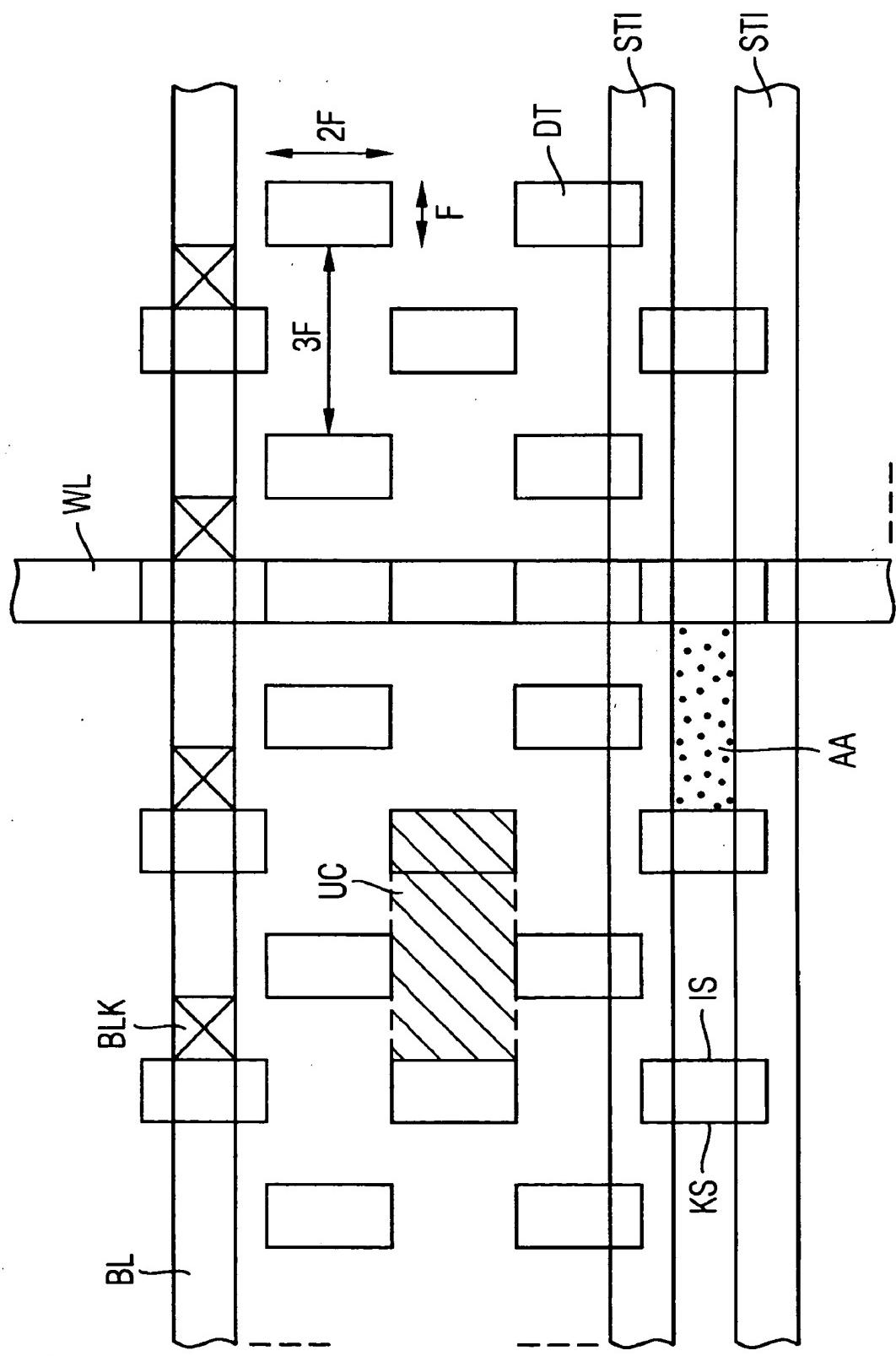


FIG 2B

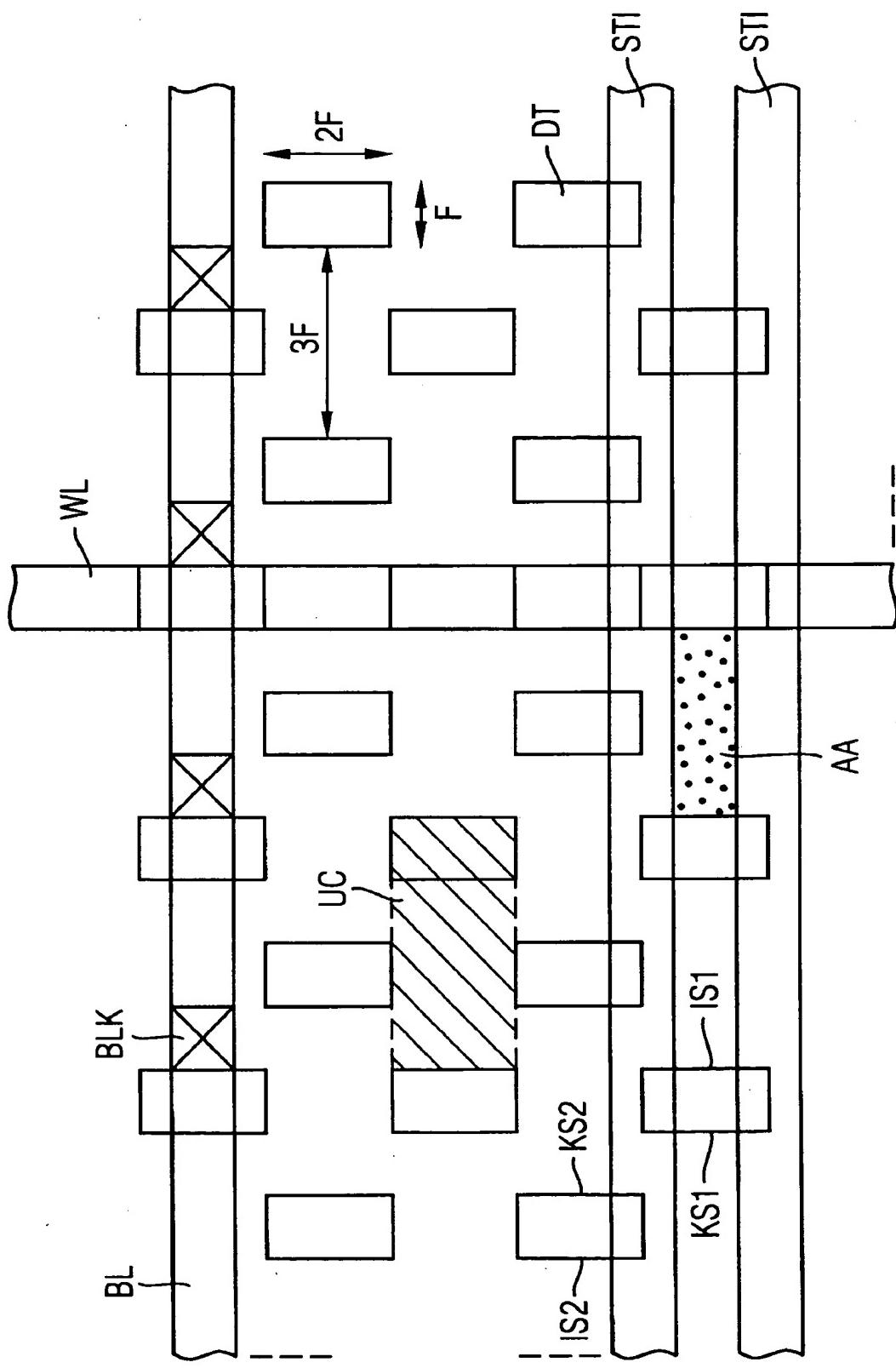


FIG 3A

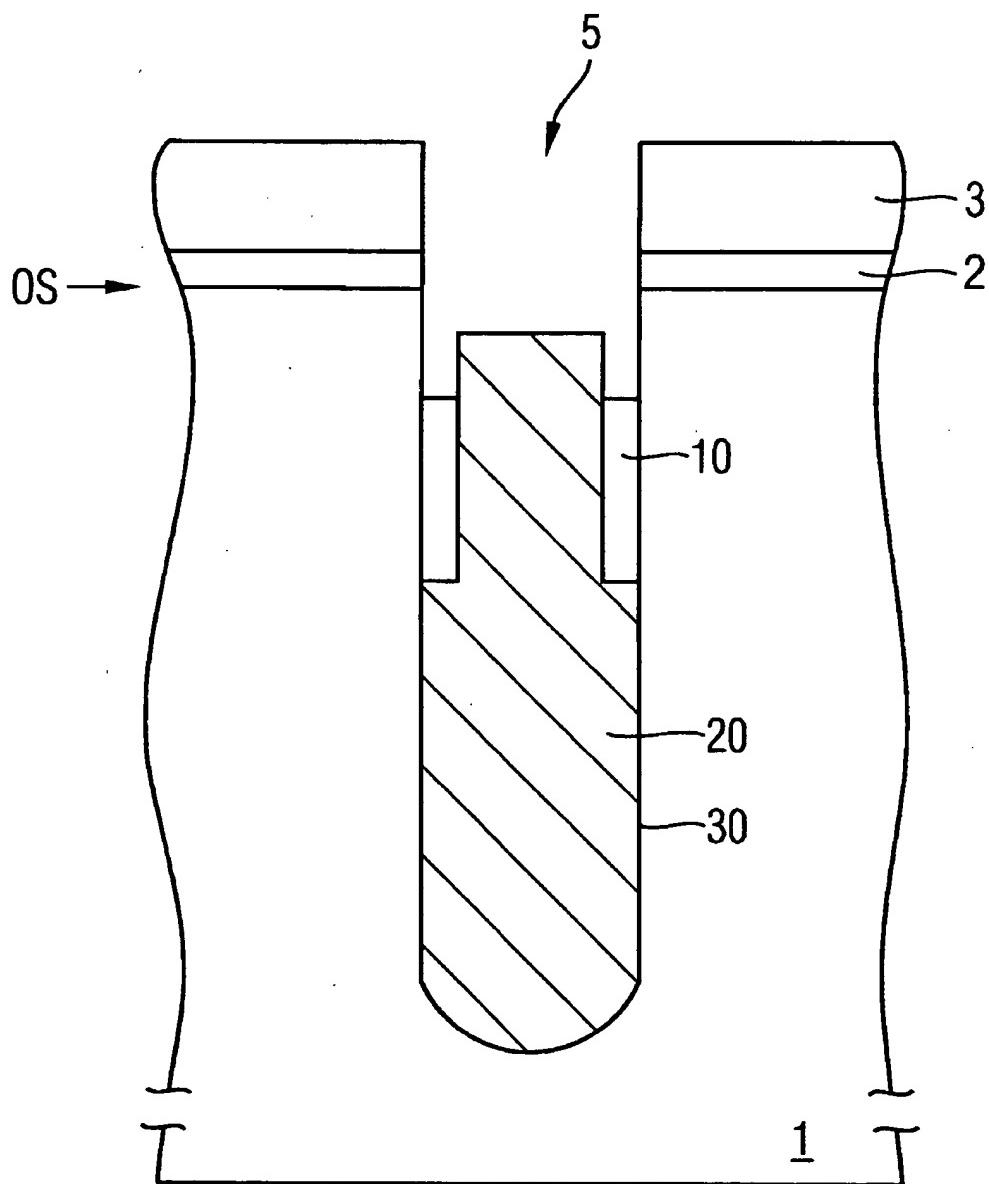


FIG 3B

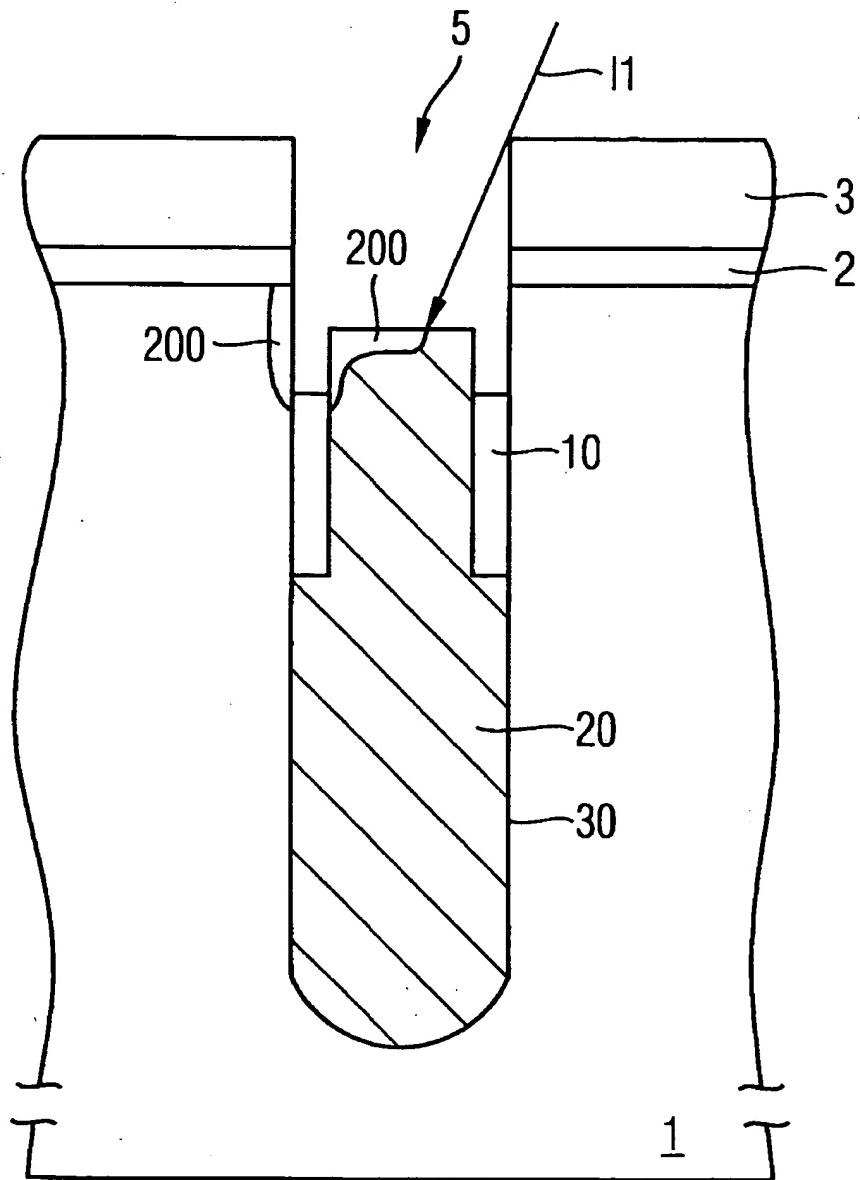


FIG 3C

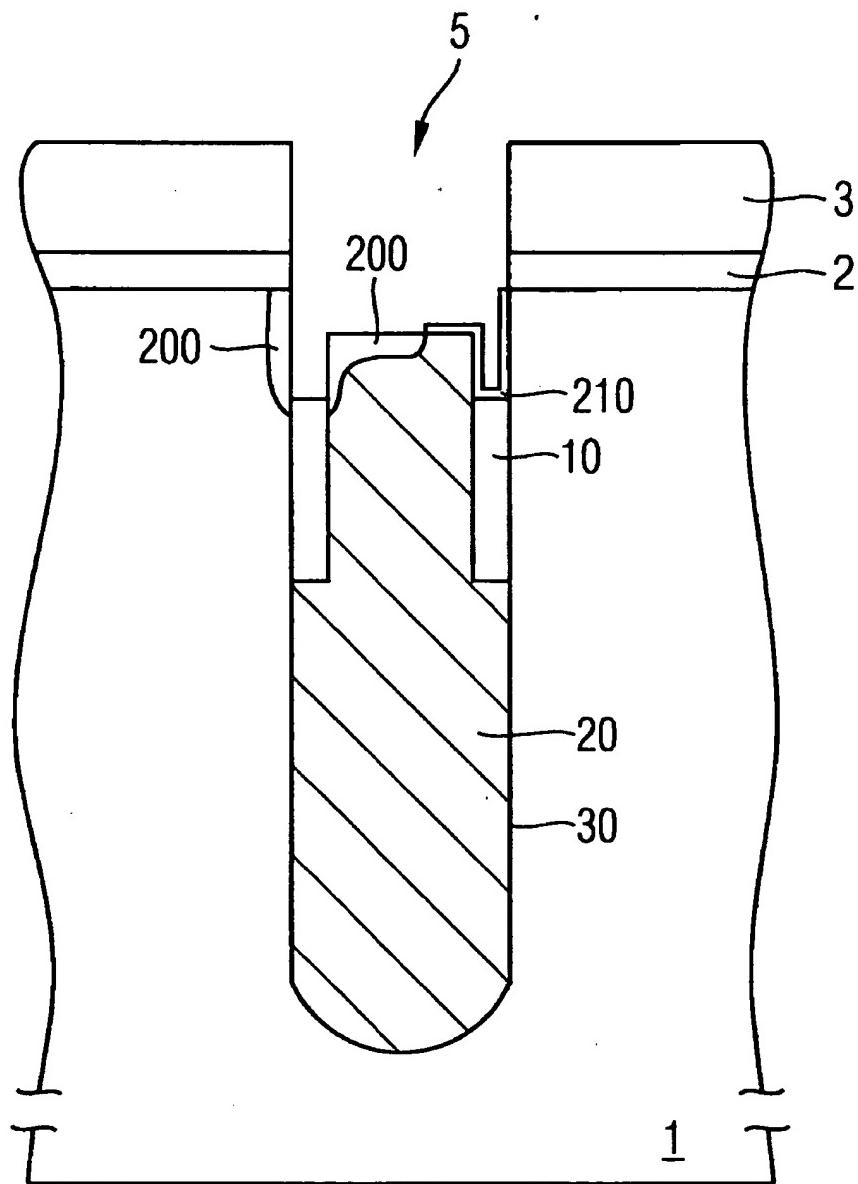


FIG 3D

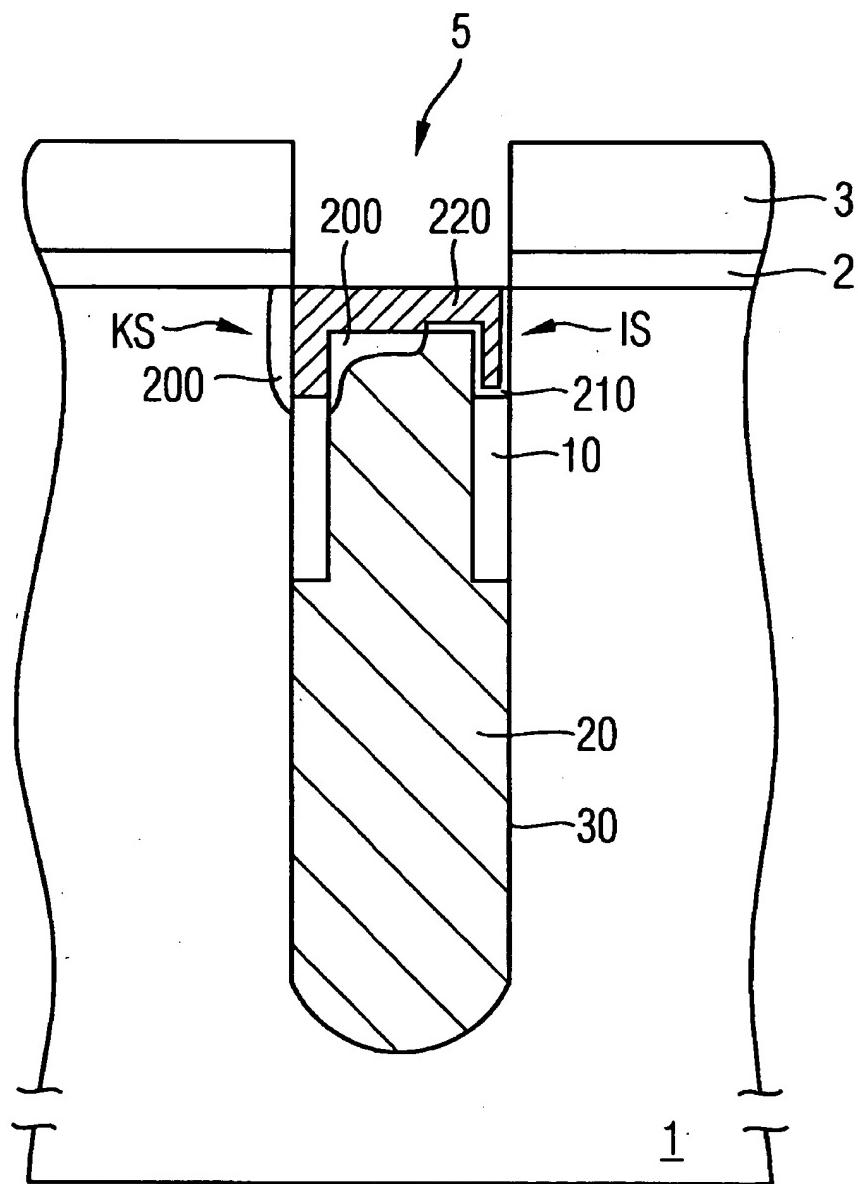


FIG 4A

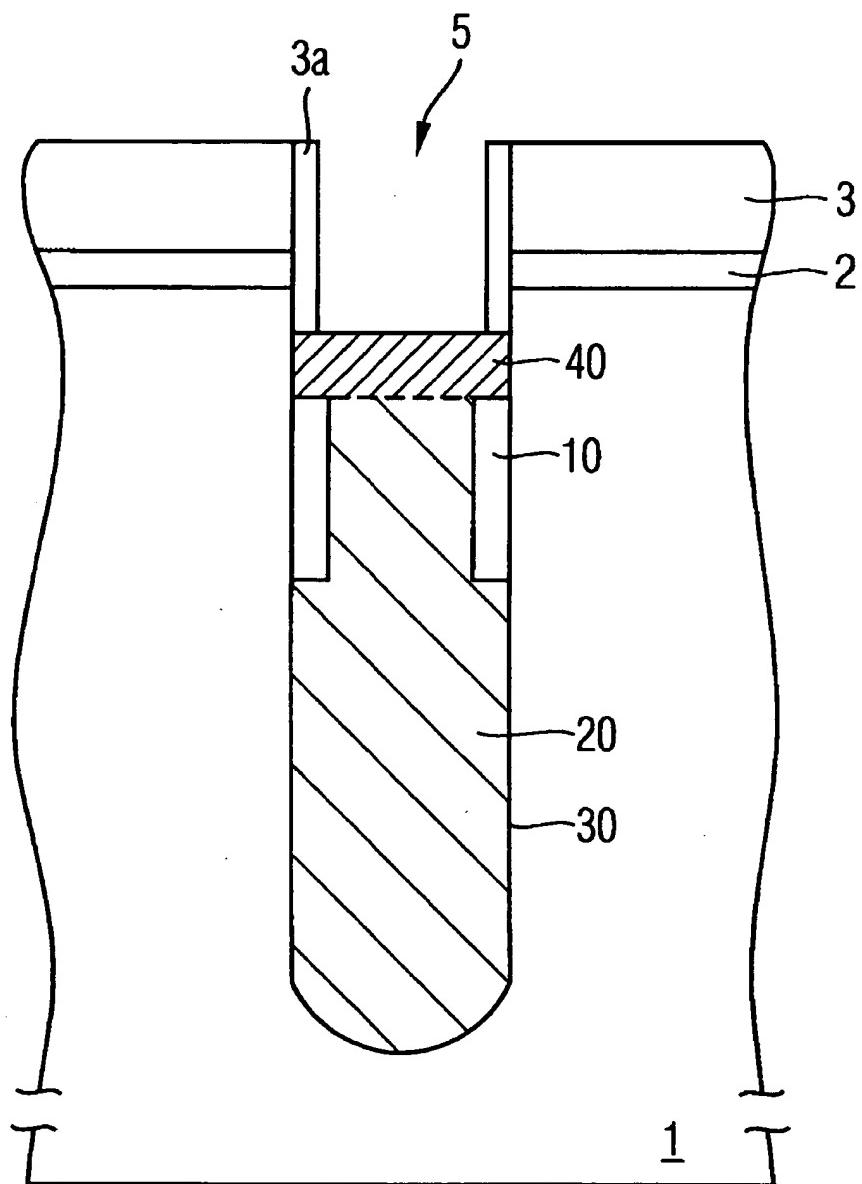


FIG 4B

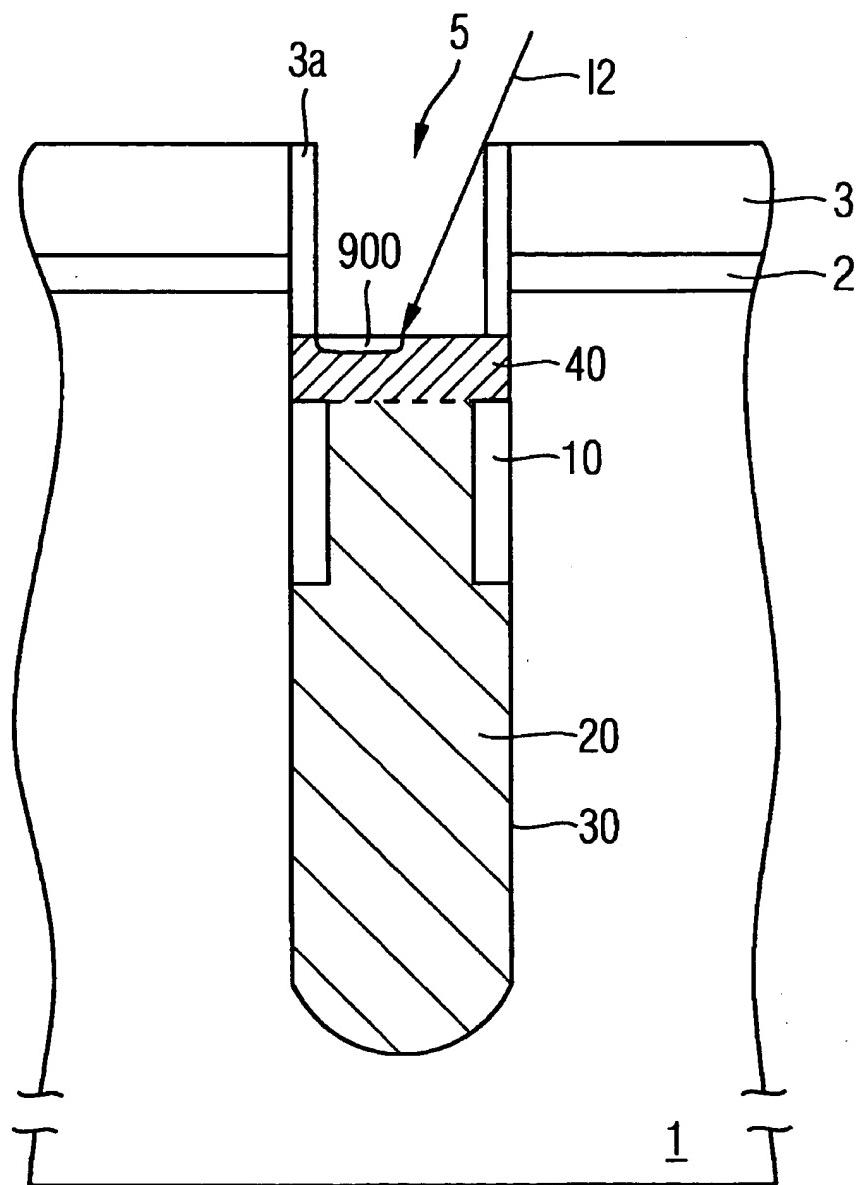


FIG 4C

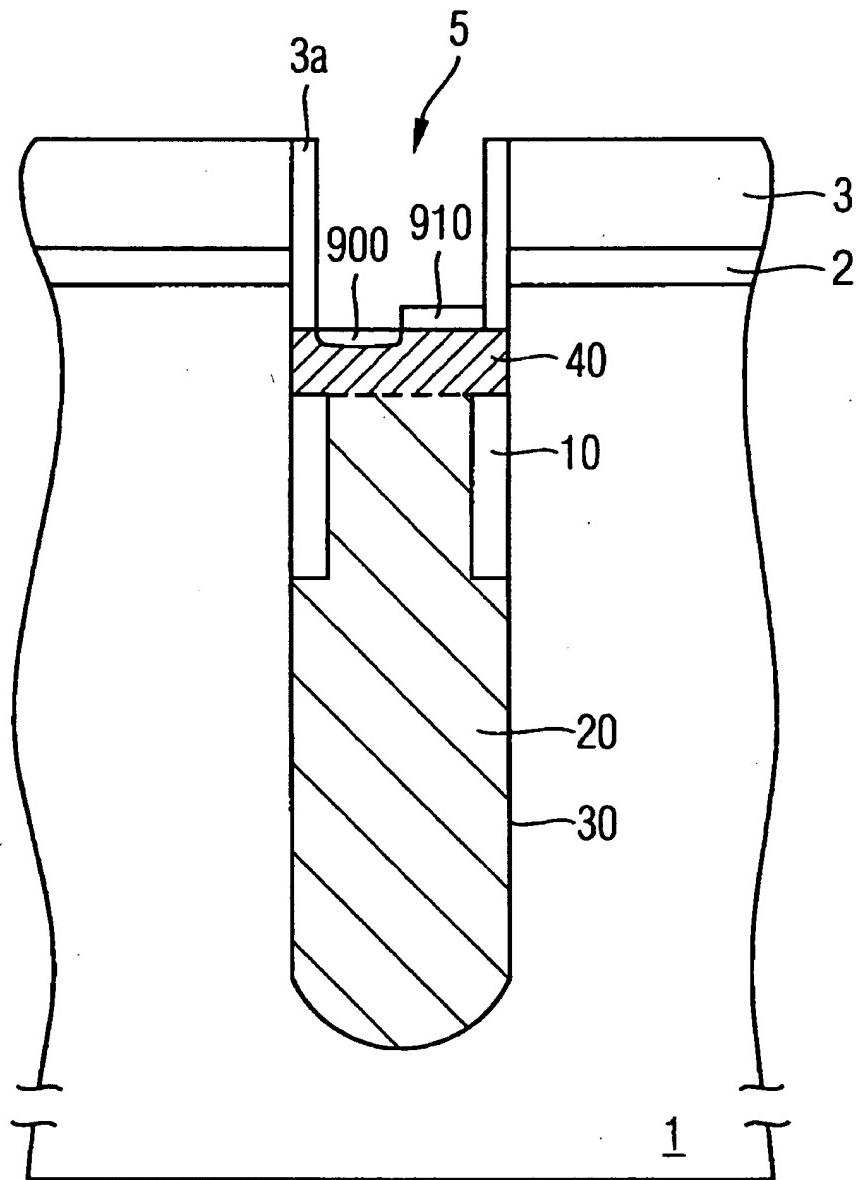


FIG 4D

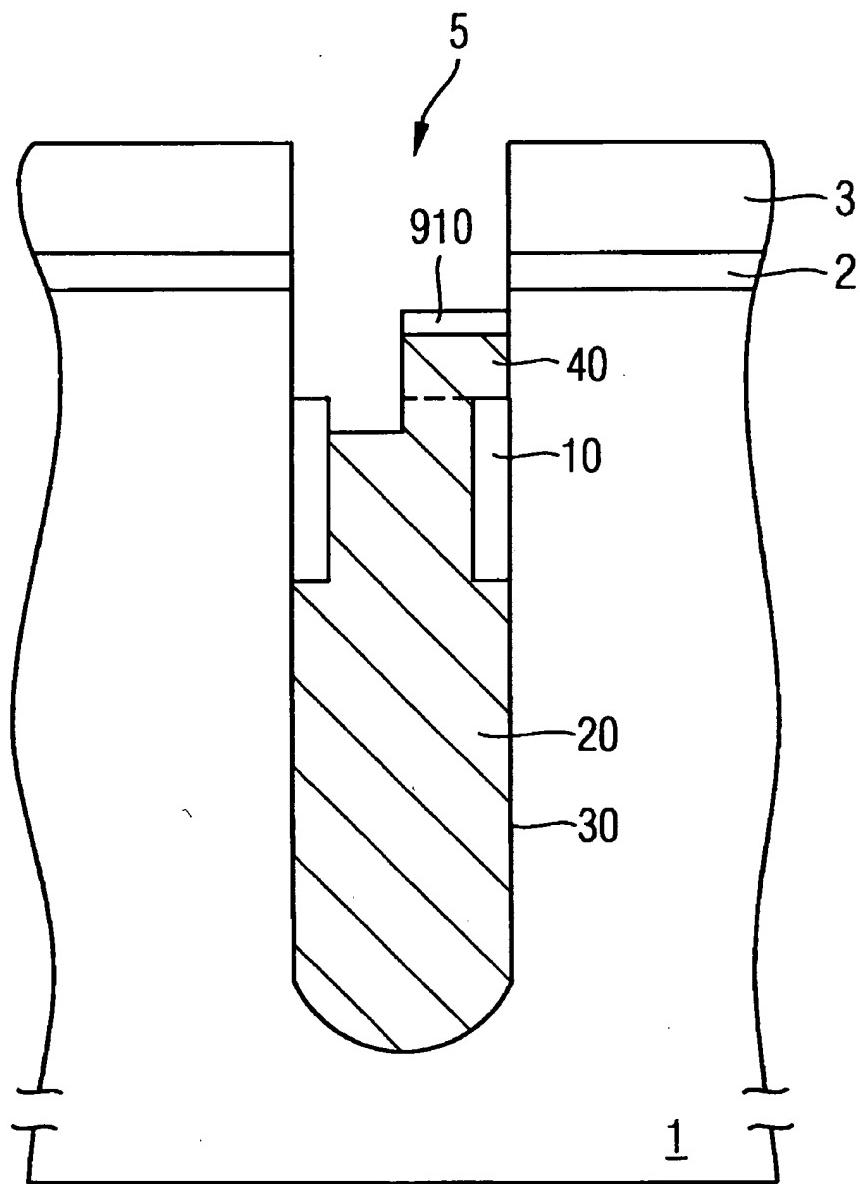


FIG 4E

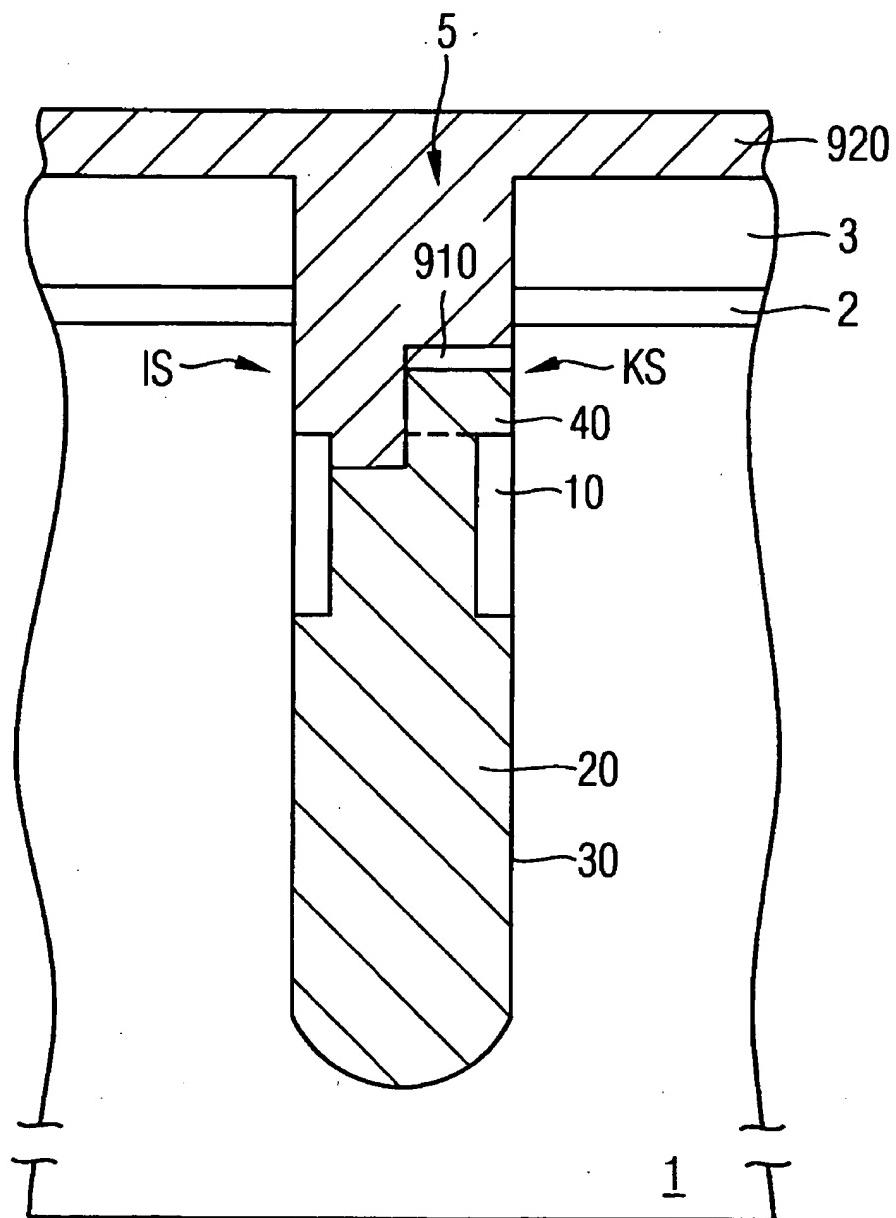


FIG 5A

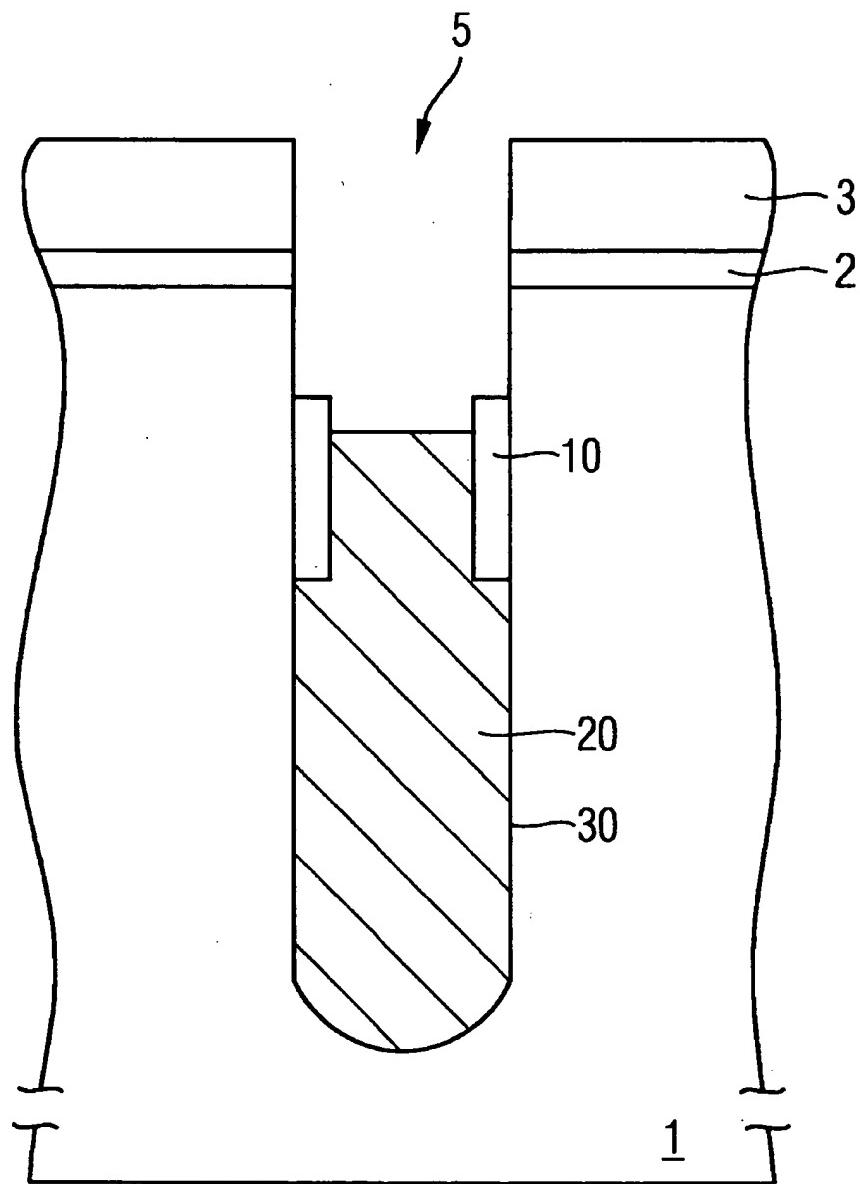


FIG 5B

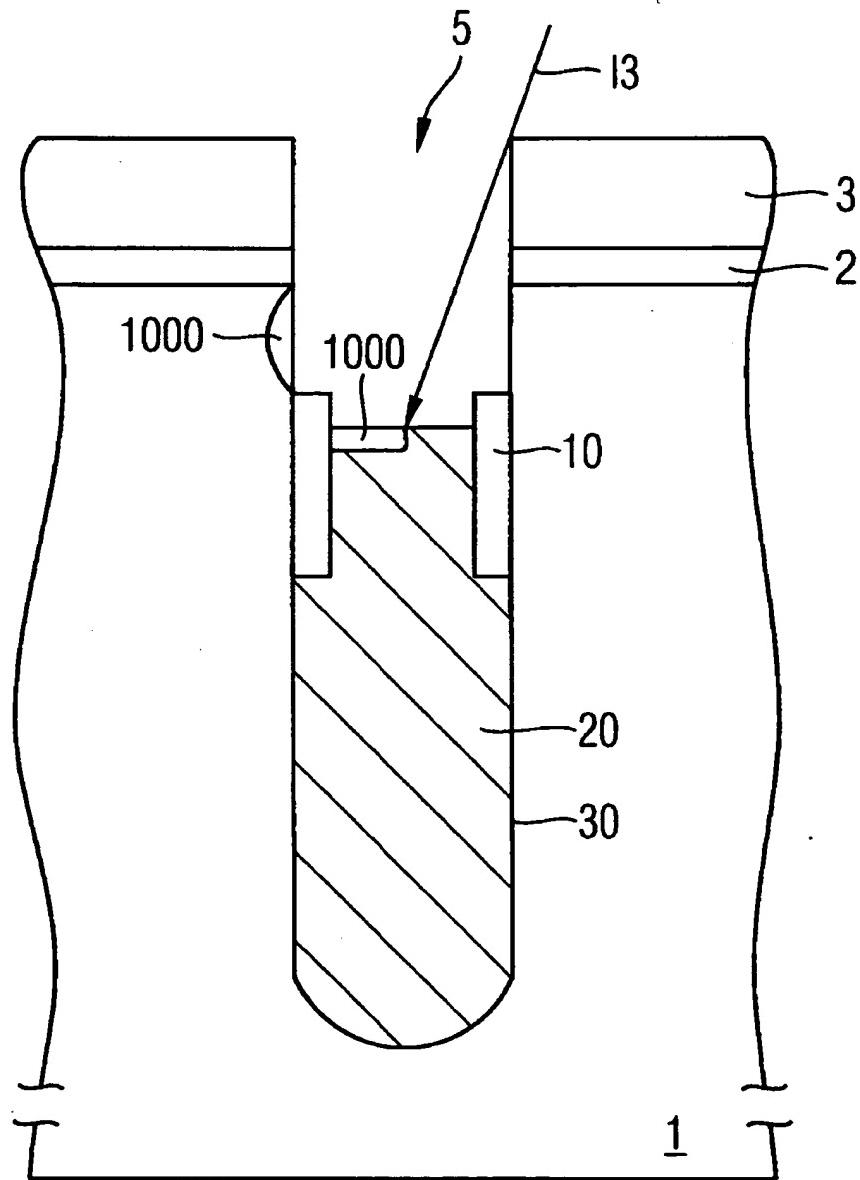


FIG 5C

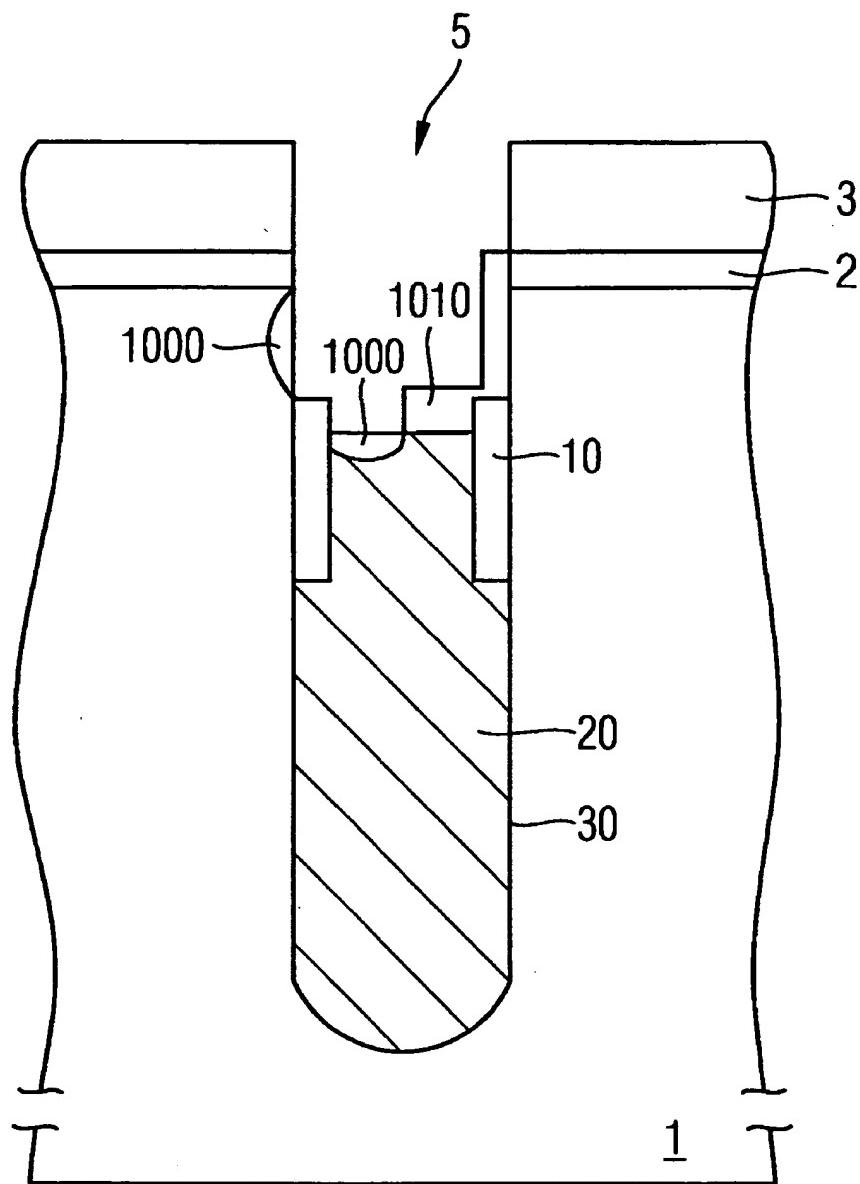


FIG 5D

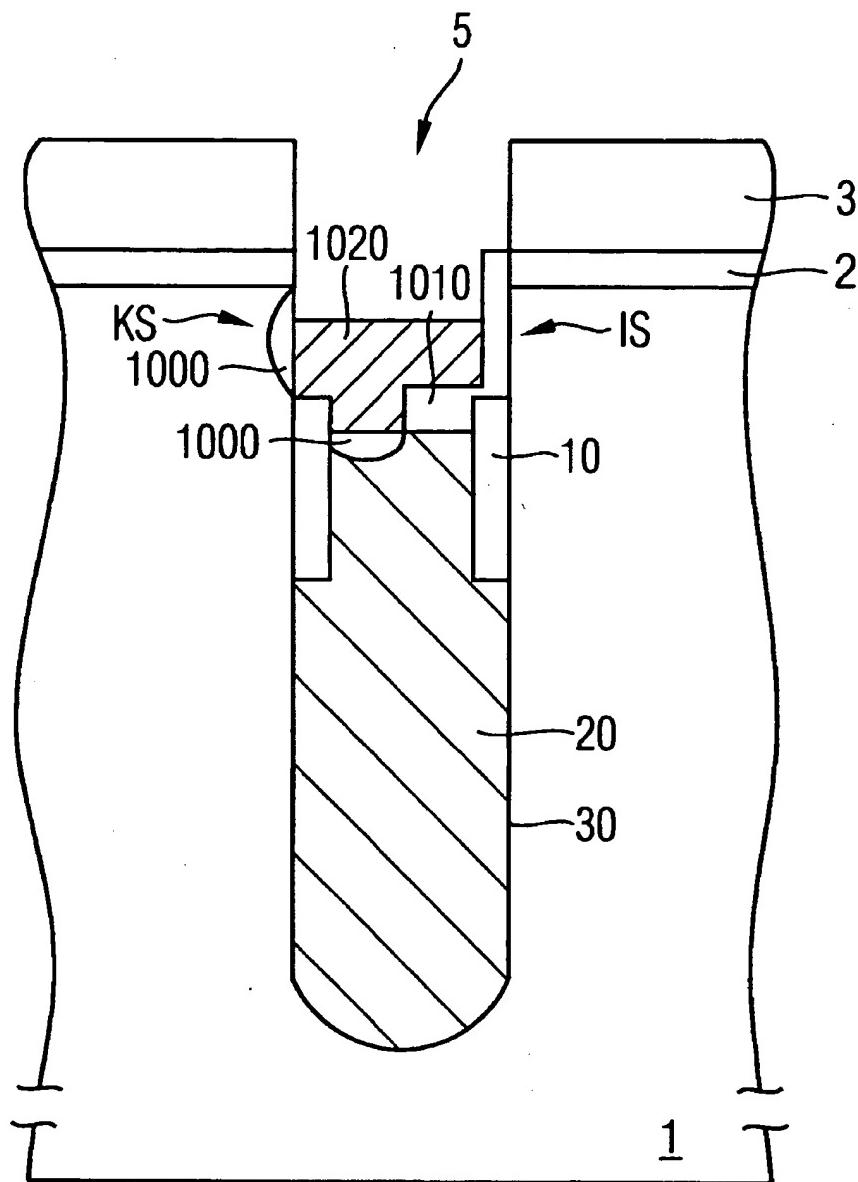


FIG 6A

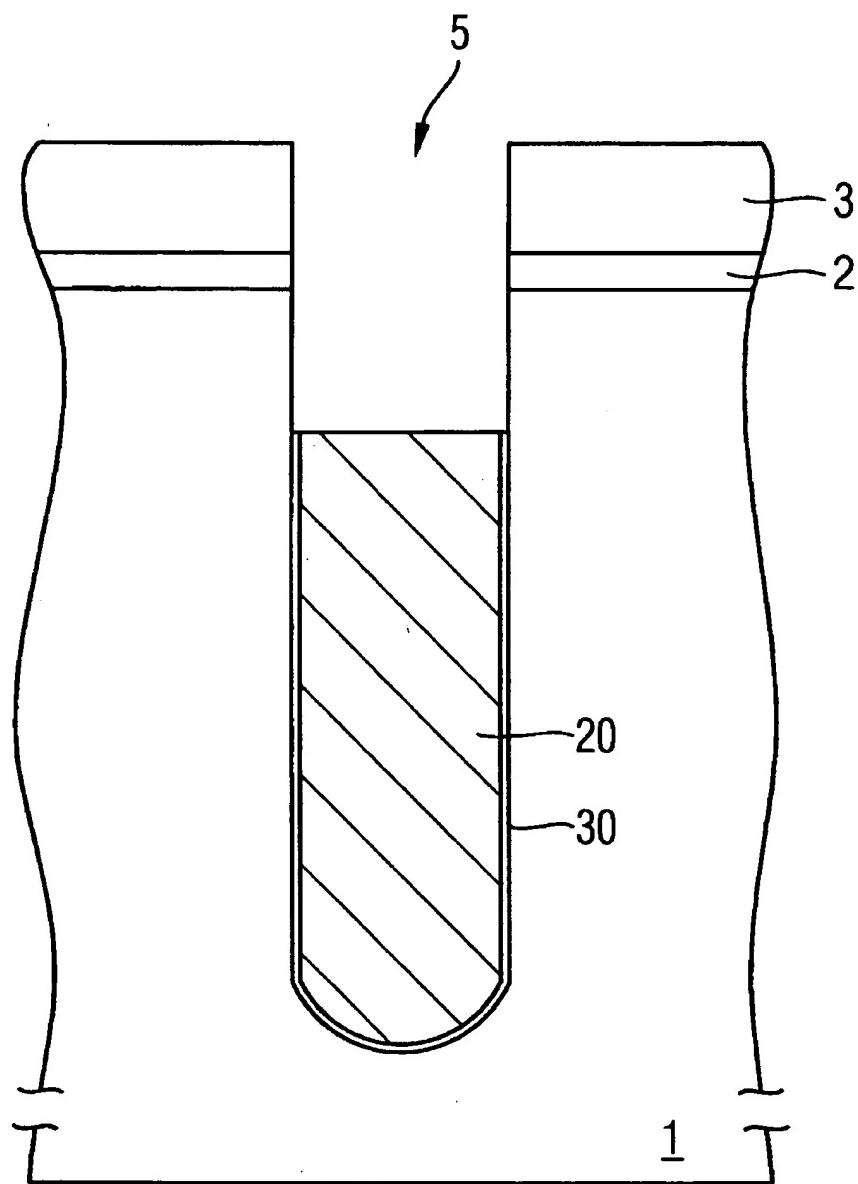


FIG 6B

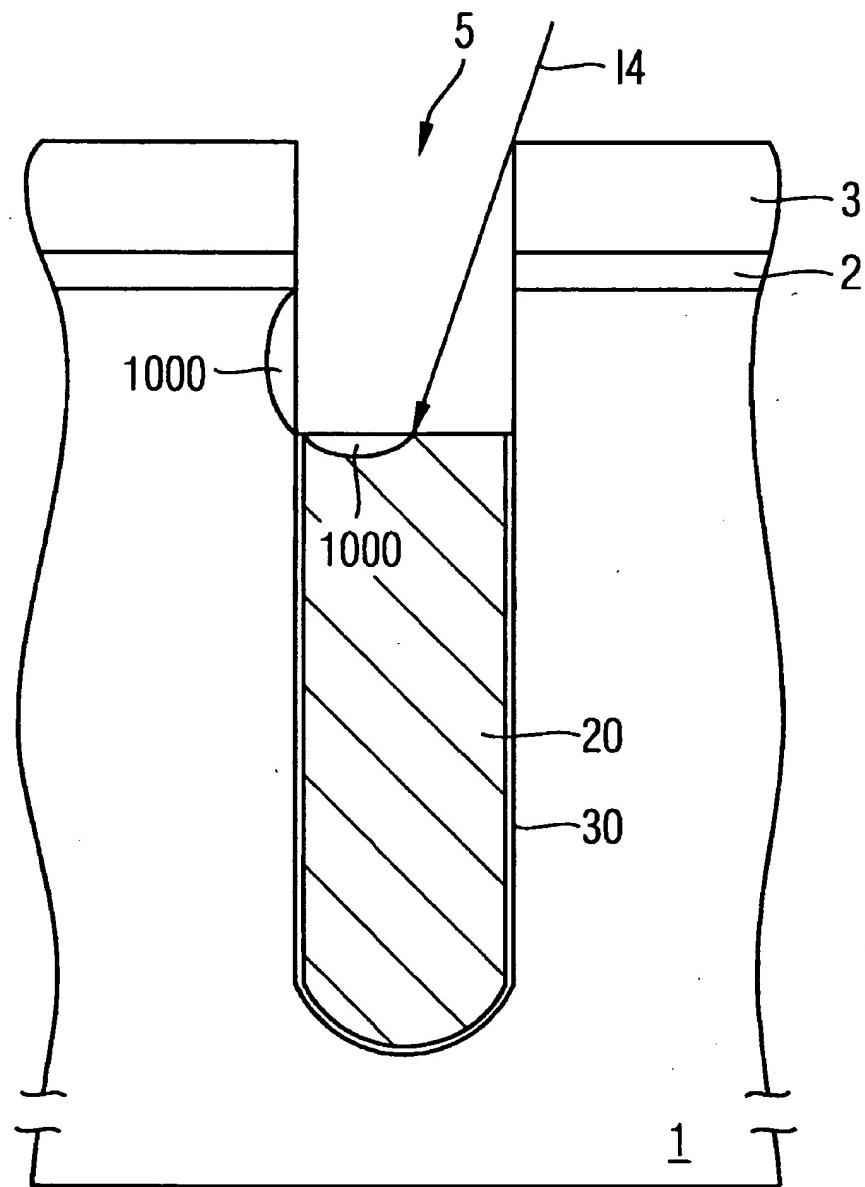


FIG 6C

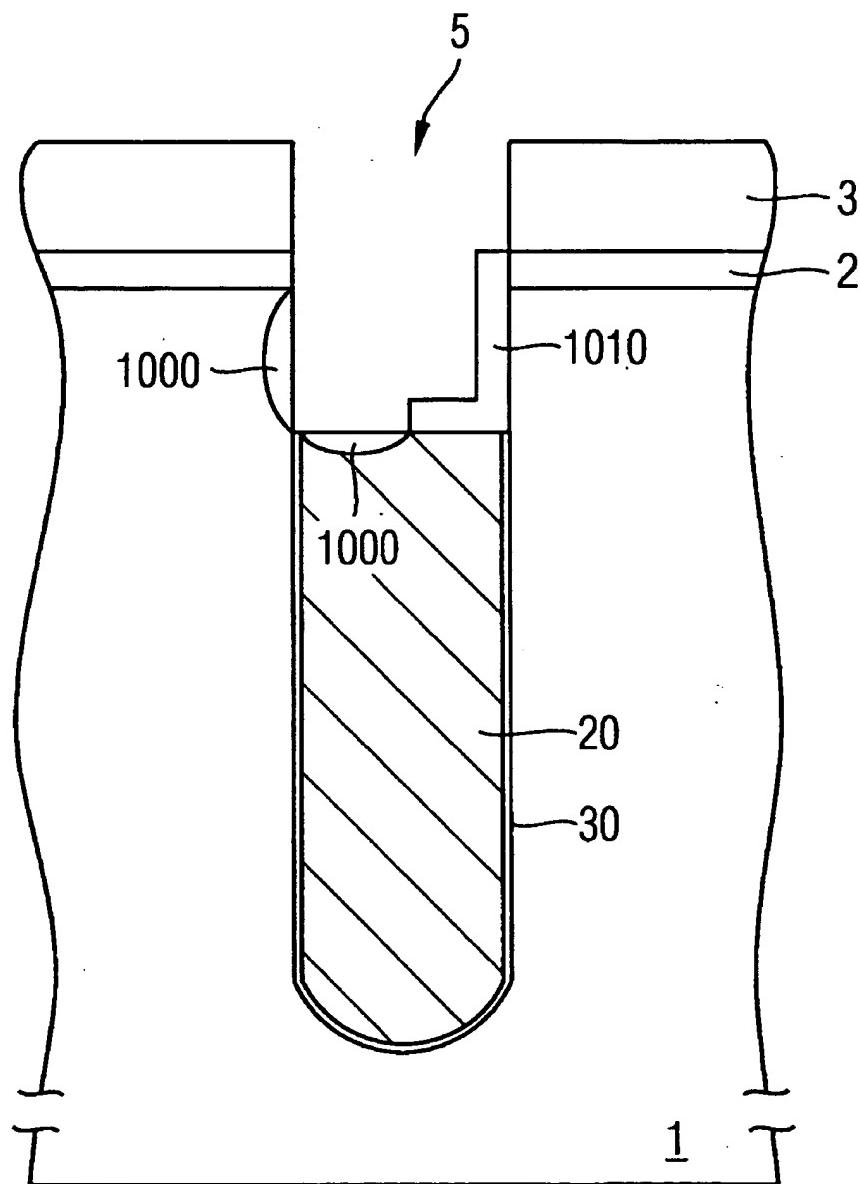


FIG 6D

